

### 产品特性

- 2.3 A 峰值输出电流 ( $< 2 \Omega R_{\text{DS(on),x}}$ )
- 2.5 V 至 6.5 V  $V_{\text{DD1}}$  输入
- 4.5 V 至 35 V  $V_{\text{DD2}}$  输出
- UVLO: 2.3 V  $V_{\text{DD1}}$
- $V_{\text{DD2}}$  有多个 UVLO 选项
  - A 级—4.4 V (典型值) 趋正阈值
  - B 级—7.3 V (典型值) 趋正阈值
  - C 级—11.3 V (典型值) 趋正阈值

### 精密时序特性

隔离器和驱动器传播延迟下降沿(ADuM4120): 79 ns (最大值)

### CMOS 输入逻辑电平

- 高共模瞬变抗扰度: 150 kV/ $\mu\text{s}$
- 工作结温最高可达: 125°C

### 默认低电平输出

### 安全和法规认证 (申请中)

#### UL 认证(UL 1577)

1 分钟 5 kV rms, SOIC 长封装

#### CSA 元件验收通知 5A

符合 VDE 标准证书 (申请中)

DIN V VDE V 0884-10 (VDE V 0884-10):2006-12

$V_{\text{IORM}} = 849 \text{ V peak}$

8 mm 爬电距离

6 引脚宽体 SOIC 封装

### 应用

#### 开关电源

#### IGBT/MOSFET 栅极驱动器

#### 工业逆变器

#### 氮化镓(GaN)/碳化硅(SiC)功率器件

### 概述

ADuM4120/ADuM4120-1<sup>1</sup> 为 2 A 隔离式单通道驱动器, 采用 ADI 公司的 iCoupler® 技术提供精密隔离。ADuM4120/DuM4120-1 提供 5 kV rms 隔离, 采用 6 引脚宽体 SOIC 封装, 具有增强的爬电性能。这些隔离器件将高速 CMOS 与单芯片变压器技术融为一体, 提供出色的性能表现, 例如脉冲变压器和栅极驱动器合二为一等。

ADuM4120/ADuM4120-1 工作时的输入电源电压范围在 2.5 V 到 6.5 V 之间, 可与较低电压系统兼容。与采用高压电平转换方法的栅极驱动器相比, ADuM4120/ADuM4120-1 的输入与输出之间具有真正电气隔离优势。

型号有带和不带输入毛刺滤波器两种可选。毛刺滤波器有助于降低输入引脚噪声触发输出的几率。

因此, ADuM4120/ADuM4120-1 能够可靠地控制广泛开关电压范围下的绝缘栅极双极性晶体管(IGBT)/金属氧化物半导体场效应晶体管(MOSFET)配置的开关特性。

### 功能框图

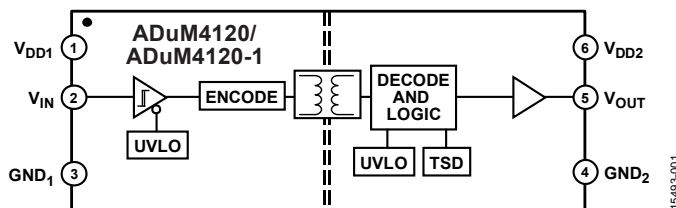


图 1.

<sup>1</sup>受美国专利第5,952,849、6,873,065、7,075,239条保护。其他专利正在申请中。

#### Rev. 0

#### Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781.329.4700

©2017 Analog Devices, Inc. All rights reserved.

Technical Support

www.analog.com/cn

## 目录

产品特性.....	1	引脚配置和功能描述.....	8
应用.....	1	典型性能参数.....	9
概述.....	1	工作原理.....	12
功能框图.....	1	应用信息.....	13
修订历史.....	2	PCB布局布线.....	13
技术规格.....	3	传播延迟相关参数.....	13
电气特性.....	3	热限制和开关负载特性.....	13
法规信息.....	4	欠压闭锁(UVLO).....	13
封装特性.....	5	输出负载特性.....	14
隔离和安全相关特性.....	5	功耗.....	14
DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性.....	5	直流正确性和磁场抗扰度.....	14
建议工作条件.....	6	隔离寿命.....	15
绝对最大额定值.....	7	外形尺寸.....	17
ESD警告.....	7	订购指南.....	17

## 修订历史

2017年5月—修订版0：初始版

## 技术规格

### 电气特性

低端电压以GND<sub>1</sub>为基准。高端电压以GND<sub>2</sub>为基准； $2.5\text{ V} \leq V_{DD1} \leq 6.5\text{ V}$ ； $4.5\text{ V} \leq V_{DD2} \leq 35\text{ V}$ ， $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。除非另有说明，所有最小值/最大值规格适用于整个推荐的工作范围。除非另有说明，所有典型规格在 $T_j = 25^\circ\text{C}$ 、 $V_{DD1} = 5.0\text{ V}$ 和 $V_{DD2} = 15\text{ V}$ 条件下测得。

表1.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
高端电源						
$V_{DD2}$ 输入电压	$V_{DD2}$	4.5		35	V	
$V_{DD2}$ 输入电流, 静态	$I_{DD2(Q)}$		1.7	2.6	mA	
逻辑电源						
$V_{DD1}$ 输入电压	$V_{DD1}$	2.5		6.5	V	
输入电流	$I_{DD1}$		3.6	5	mA	$V_{IN} = \text{高电平}$
逻辑输入						
$V_{IN}$ 输入电流	$I_{VIN}$	-1	0.01	+1	$\mu\text{A}$	
逻辑输入电压						
高电平	$V_{IH}$	$0.7 \times V_{DD1}$			V	$2.5\text{ V} \leq V_{DD1} \leq 5\text{ V}$
		3.5			V	$V_{DD1} > 5\text{ V}$
低电平	$V_{IL}$			$0.3 \times V_{DD1}$	V	$2.5\text{ V} \leq V_{DD1} \leq 5\text{ V}$
				1.5	V	$V_{DD1} > 5\text{ V}$
欠压闭锁(UVLO)						
$V_{DD1}$						
趋正阈值	$V_{VDD1UV+}$		2.45	2.5	V	
趋负阈值	$V_{VDD1UV-}$	2.3	2.35		V	
迟滞	$V_{VDD1UVH}$		0.1		V	
$V_{DD2}$						
A级						
趋正阈值	$V_{VDD2UV+}$		4.4	4.5	V	
趋负阈值	$V_{VDD2UV-}$	4.1	4.2		V	
迟滞	$V_{VDD2UVH}$		0.2		V	
B级						
趋正阈值	$V_{VDD2UV+}$		7.3	7.5	V	
趋负阈值	$V_{VDD2UV-}$	6.9	7.1		V	
迟滞	$V_{VDD2UVH}$		0.2		V	
C级						
趋正阈值	$V_{VDD2UV+}$		11.3	11.6	V	
趋负阈值	$V_{VDD2UV-}$	10.8	11.1		V	
迟滞	$V_{VDD2UVH}$		0.2		V	
热关断(TSD)						
TSD 正边沿	$T_{TSD\_POS}$		155		$^\circ\text{C}$	
TSD 迟滞	$T_{TSD\_HYST}$		30		$^\circ\text{C}$	
内部 NMOS 栅极电阻						
	$R_{DSON\_N}$		0.6	1.6	$\Omega$	测试条件: 250 mA, $V_{DD2} = 15\text{ V}$
			0.6	1.6	$\Omega$	测试条件: 1 A, $V_{DD2} = 15\text{ V}$
内部 PMOS 栅极电阻						
	$R_{DSON\_P}$		0.8	1.8	$\Omega$	测试条件: 250 mA, $V_{DD2} = 15\text{ V}$
			0.8	1.8	$\Omega$	测试条件: 1 A, $V_{DD2} = 15\text{ V}$
峰值输出电流						
	$I_{PK}$		2.3		A	$V_{DD2} = 12\text{ V}$ , 4 $\Omega$ 栅极电阻

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	50			ns	$C_L = 2 \text{ nF}$ , $V_{DD2} = 15 \text{ V}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
去毛刺( $V_{IN}$ )	$t_{IN\_INV}$ , $t_{IN\_NIN}$			20	ns	
ADuM4120						
传播延迟 <sup>1</sup>						$C_L = 2 \text{ nF}$ , $V_{DD2} = 15 \text{ V}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
上升沿	$t_{DLH}$	44	57	68	ns	
下降沿	$t_{DHL}$	55	66	79	ns	
偏斜	$t_{PSK}$			25	ns	$C_L = 2 \text{ nF}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
上升沿	$t_{PSK_{LH}}$			19	ns	
下降沿	$t_{PSK_{HL}}$			13	ns	
脉冲宽度失真	$t_{PWD}$		9	16.5	ns	$C_L = 2 \text{ nF}$ , $V_{DD2} = 15 \text{ V}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
ADuM4120-1						
传播延迟 <sup>1</sup>						$C_L = 2 \text{ nF}$ , $V_{DD2} = 15 \text{ V}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
上升沿	$t_{DLH}$	22	33	42	ns	
下降沿	$t_{DHL}$	36	43	58	ns	
偏斜	$t_{PSK}$			25	ns	$C_L = 2 \text{ nF}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
上升沿	$t_{PSK_{LH}}$			14	ns	
下降沿	$t_{PSK_{HL}}$			12	ns	
脉冲宽度失真	$t_{PWD}$		9	16.5	ns	$C_L = 2 \text{ nF}$ , $V_{DD2} = 15 \text{ V}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
输出上升/下降时间 (10%至90%)	$t_R/t_F$	11	18	26	ns	$C_L = 2 \text{ nF}$ , $V_{DD2} = 15 \text{ V}$ , $R_{GON} = R_{GOFF} = 5 \Omega$
共模瞬变抗扰度(CMTI)	CMTI					
静态CMTI <sup>2</sup>		150			kV/ $\mu$ s	$V_{CM} = 1500 \text{ V}$
动态CMTI <sup>3</sup>		150			kV/ $\mu$ s	$V_{CM} = 1500 \text{ V}$

<sup>1</sup> $t_{DLH}$ 传播延迟是指从输入上升逻辑高压阈值 $V_{IH}$ 到输出上升 $V_{OUT}$ 信号10%水平的的时间。 $t_{DHL}$ 传播延迟是指从输入下降逻辑低压阈值 $V_{IL}$ 到输出下降 $V_{OUT}$ 信号90%阈值的时间。有关传播延迟参数的波形, 参见图22。

<sup>2</sup>静态CMTI为 $GND_1$ 和 $GND_2$ 之间的最大 $dv/dt$ 值, 其输入保持高电平或低电平, 从而使输出电压保持在 $0.8 \times V_{DD2}$ 以上(针对输出高电平)或 $0.8 \text{ V}$ (针对输出低电平)。以超出建议水平的瞬态电压工作可能会导致暂时性的数据扰乱。

<sup>3</sup>动态CMTI为 $GND_1$ 和 $GND_2$ 之间的最大 $dv/dt$ 值, 其开关边沿与瞬变测试脉冲重合。以超出建议水平的瞬态电压工作可能会导致暂时性的数据扰乱。

## 法规信息

ADuM4120/ADuM4120-1正在申请表2所列机构的认证。

表2.

UL (申请中)	CSA (申请中)	VDE (申请中)	CQC (申请中)
UL1577器件认可程序	CSA 元件验收通知 5A 批准	DIN V VDE V 0884-10 (VDE V 0884-10):2006-12	CQC11-471543-2012认证
单一保护, 5000 V rms 隔离电压	CSA 60950-1-07+A1+A2和IEC 60950-1, 第二版, +A1+A2: 基本绝缘, 800 V rms (1131 V 峰值)  加强绝缘, 400 V rms (565 V 峰值) IEC 60601-1第3.1版: 基本绝缘(1 MOPP), 500 V rms (707 V 峰值) 加强绝缘(2 MOPP), 250 V rms (1414 V 峰值) CSA 61010-1-12和IEC 61010-1第三版 基本绝缘: 600 V rms市电, 800 V次级 (1089 V 峰值) 加强绝缘: 300 V rms市电, 400 V次级 (565 V 峰值)	加强绝缘, 849 V 峰值, $V_{IOSM} = 10 \text{ kV}$ 峰值 基本绝缘, 849 V 峰值, $V_{IOSM} = 16 \text{ kV}$ 峰值	GB4943.1-2011  基本绝缘, 800 V rms (1131 V 峰值) 加强绝缘, 400 V rms (565 V 峰值)
文件 E214100	文件 205078	文件 2471900-4880-0001	文件 (申请中)

封装特性

表3.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
电阻 (输入侧到高端输出) <sup>1</sup>	$R_{T-O}$		$10^{12}$		$\Omega$	
电容 (输入侧到高端输出) <sup>1</sup>	$C_{I-O}$		2.0		pF	
输入电容	$C_i$		4.0		pF	
结至环境热阻	$\theta_{JA}$		123.7		$^{\circ}\text{C}/\text{W}$	4 层印刷电路板(PCB)

<sup>1</sup>假设器件为双端器件：引脚1至引脚3短接在一起，引脚4至引脚6短接在一起。

隔离和安全相关特性

表4.

参数	符号	值	单位	条件
额定电介质隔离电压		5000	V rms	持续1分钟
最小外部气隙 (间隙)	L(I01)	8 min	mm	测量输入端至输出端, 隔空最短距离
最小外部爬电距离	L(I02)	8 min	mm	测量输入端至输出端, 沿壳体最短距离
PCB平面的最小间隙	L(PCB)	8.3 min	mm	测量输入端至输出端, PCB安装平面的隔空最短距离, 视线
最小内部间隙		25.5 min	$\mu\text{m}$	隔离距离
漏电阻抗 (相对漏电指数)	CTI	>400	V	DIN IEC 112/VDE 0303第3部分
隔离组		II		材料组 (DIN VDE 0110, 1/89, 表 1)

DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性

此隔离器适合安全限制数据范围内的增强隔离。通过保护电路保持安全数据。

表5. VDE特性

描述	测试条件/注释	符号	特性	单位
DIN VDE 0110装置分类			I至IV	
额定市电电压 $\leq 600\text{ V rms}$			40/105/21	
环境分类			2	
污染度 (DIN VDE 0110, 表1)				
最大工作绝缘电压		$V_{IORM}$	849	V峰值
输入至输出测试电压, 方法B1	$V_{IORM} \times 1.875 = V_{pd(m)}$ , 100%生产测试, $t_{ini} = t_m = 1$ 秒, 局部放电 $< 5\text{ pC}$	$V_{pd(m)}$	1592	V峰值
输入至输出测试电压, 方法A				
跟随环境测试, 子类1	$V_{IORM} \times 1.5 = V_{pd(m)}$ , $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 $< 5\text{ pC}$	$V_{pd(m)}$	1274	V峰值
跟随输入和/或安全测试, 子类2和子类3	$V_{IORM} \times 1.2 = V_{pd(m)}$ , $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 $< 5\text{ pC}$	$V_{pd(m)}$	1019	V峰值
最高允许过压		$V_{IOTM}$	7000	V峰值
浪涌隔离电压 (基本)	V峰值 = 16 kV, 1.2 $\mu\text{s}$ 上升时间, 50 $\mu\text{s}$ , 50%下降时间	$V_{IOSM}$	16,000	V峰值
浪涌隔离电压 (加强)	V峰值 = 16 kV, 1.2 $\mu\text{s}$ 上升时间, 50 $\mu\text{s}$ , 50%下降时间	$V_{IOSM}$	10,000	V峰值
安全限值	出现故障时允许的最大值 (见图 2)			
最高结温		$T_S$	150	$^{\circ}\text{C}$
总安全功耗		$P_S$	1.0	W
$T_S$ 时的绝缘电阻	$V_{IO} = 500\text{ V}$	$R_S$	$>10^9$	$\Omega$

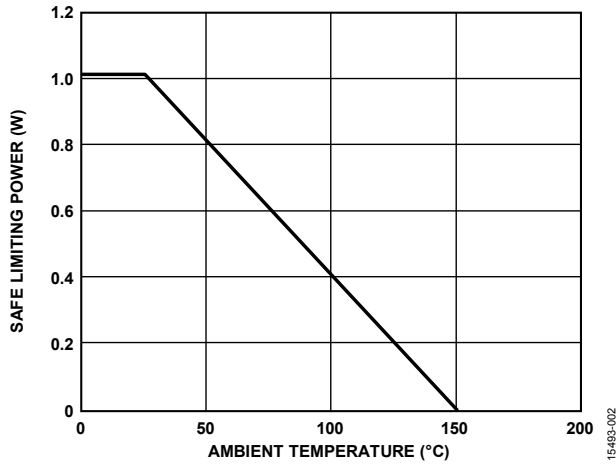


图2. ADuM4120/ADuM4120-1 热减额曲线,  
依据 DIN V VDE V 0884-10 获得的安全限值与壳温的关系

建议工作条件

表6.

参数	值
工作温度范围( $T_A$ )	-40°C 至+125°C
电源电压	
$V_{DD1} - GND_1$ 或 $GND_2$	2.5V 至 6.5V
$V_{DD2} - V_{SS2}$	4.5V 至 35V

## 绝对最大额定值

除非另有说明，环境温度 = 25°C。

表7.

参数	额定值
电源电压	
$V_{DD1} - GND_1$	-0.3 V 至 +7 V
$V_{DD2} - GND_2$	-0.3 V 至 +40 V
输入电压	
$V_{IN}^1 - GND_1$	-0.3 V 至 +7 V
输出电压	
$V_{OUT} - GND_2$	-0.3 V 至 $V_{DD2} + 0.3 V$
共模瞬变( CM ) <sup>2</sup>	-200 kV/ $\mu$ s 至 +200 kV/ $\mu$ s
存储温度范围( $T_{ST}$ )	-55°C 至 +150°C
工作环境温度范围( $T_A$ )	-40°C 至 +125°C

<sup>1</sup>额定值假设 $V_{DD1}$ 高于2.5V。 $V_{IN}$ 的额定最大值为6.5V（当 $V_{DD1}$ 未加电时）。

<sup>2</sup>|CM|指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致闩锁或永久损坏。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

表8. ADuM4120/ADuM4120-1 最大连续工作电压<sup>1</sup>

参数	值	约束条件
60 Hz交流电压	600 V rms	20年寿命，0.1%故障率，零平均电压
直流电压	1092 V 峰值	受限于封装的爬电距离，污染等级 2，材料组 II <sup>2,3</sup>

<sup>1</sup>详情参见“隔离寿命”部分。

<sup>2</sup>若污染等级和材料组的要求不同，则限值也不同。

<sup>3</sup>某些系统级标准允许元器件采用印刷线路板(PWB)爬电距离值。对于这些标准来说，支持的直流电压可能更高。

表9. 真值表ADuM4120/ADuM4120-1（正逻辑）

$V_{IN}$ 输入 <sup>1</sup>	$V_{DD1}$ 状态	$V_{DD2}$ 状态	$V_{OUT}$ 输出
低电平	上电	上电	低电平
高电平	上电	上电	高电平
X	未上电 <sup>2</sup>	上电	低电平
X	上电	未上电 <sup>2</sup>	高阻态

<sup>1</sup>X表示无关。

<sup>2</sup>输出在上电后20  $\mu$ s内返回。

### ESD警告



#### ESD（静电放电）敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



图 3. 引脚配置

表 10. ADuM4120/ADuM4120-1 引脚功能描述

引脚编号	引脚名称	描述
1	$V_{DD1}$	隔离器第 1 侧的电源电压。
2	$V_{IN}$	栅极驱动逻辑输入。
3	$GND_1$	地 1。隔离器第 1 侧的接地基准。
4	$GND_2$	地 2。隔离器第 2 侧的接地基准。
5	$V_{OUT}$	栅极驱动输出。通过外部串联电阻将此引脚连接到被驱动的栅极。
6	$V_{DD2}$	隔离器第 2 侧的电源电压。



典型性能参数

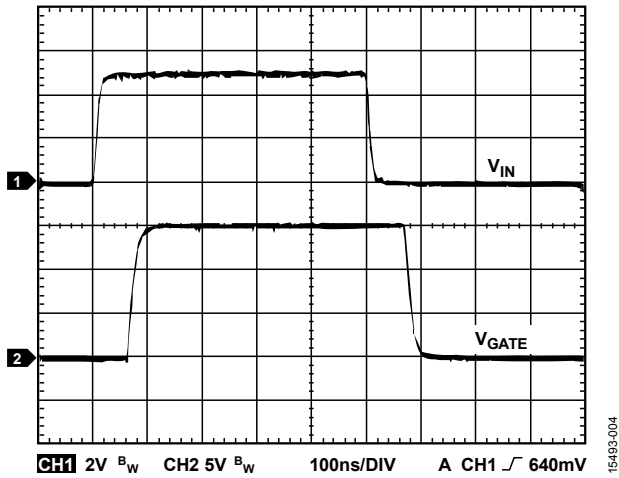


图4. ADuM4120  $V_{IN}$  至栅极电压( $V_{GATE}$ )波形, 2 nF负载, 5  $\Omega$ 串联栅极电阻,  $V_{DD2} = 15 V$

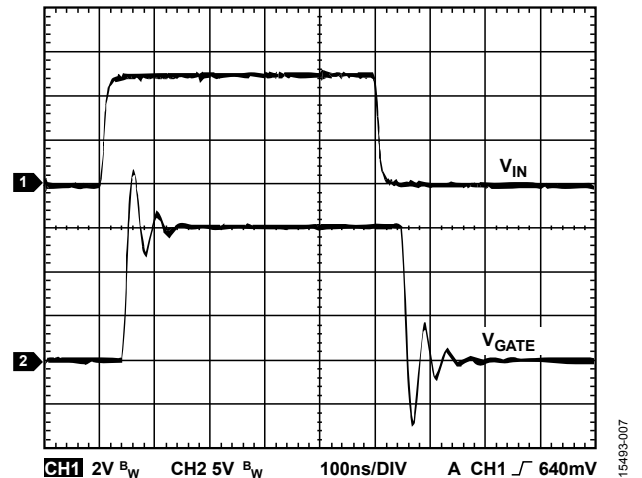


图7. ADuM4120-1  $V_{IN}$  至 $V_{GATE}$ 波形, 2 nF负载, 0  $\Omega$ 串联栅极电阻,  $V_{DD2} = 15 V$

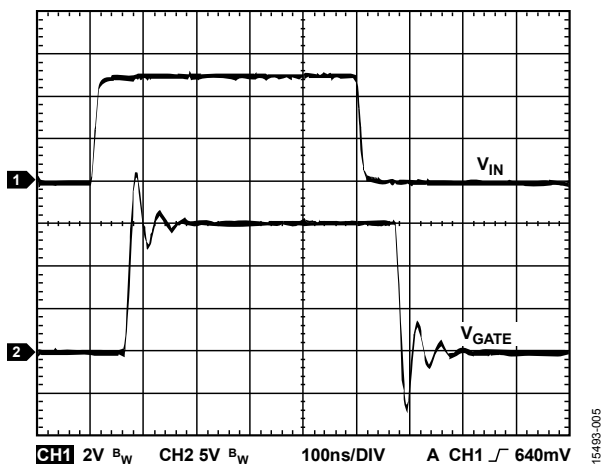


图5. ADuM4120  $V_{IN}$  至 $V_{GATE}$ 波形, 2 nF负载, 0  $\Omega$ 串联栅极电阻,  $V_{DD2} = 15 V$

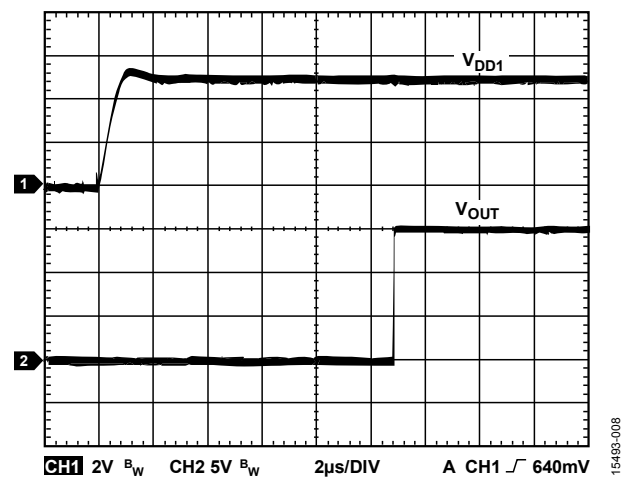


图8. 典型 $V_{DD1}$ 延迟至输出波形,  $V_{IN} = V_{DD1}$

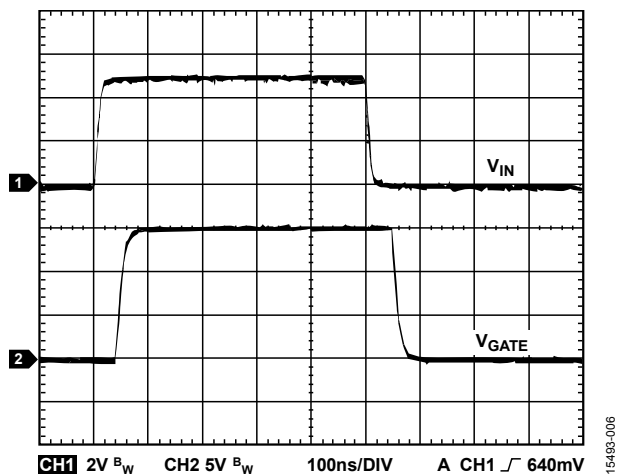


图6. ADuM4120-1  $V_{IN}$  至 $V_{GATE}$ 波形, 2 nF负载, 5  $\Omega$ 串联栅极电阻,  $V_{DD2} = 15 V$

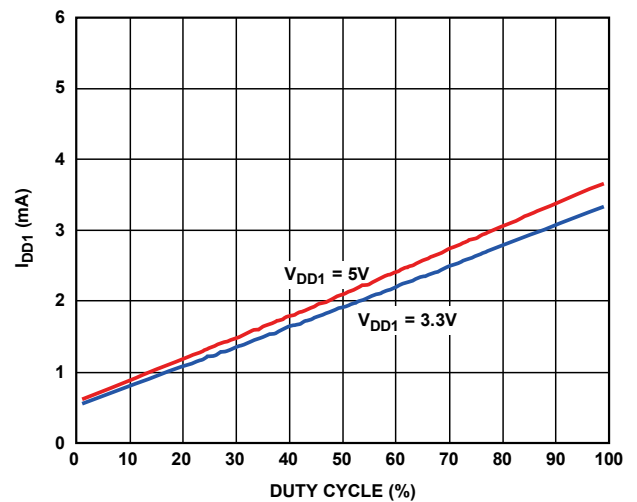


图9.  $I_{DD1}$ 与占空比的关系,  $f_{SW} = 10 kHz$

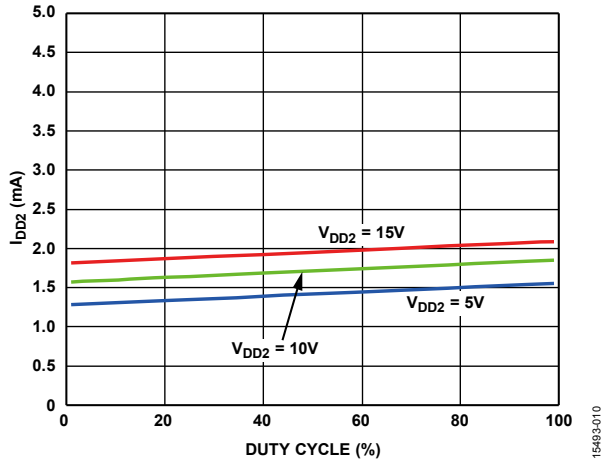


图10.  $I_{DD2}$ 与占空比的关系,  $V_{DD1} = 5V$ ,  $f_{SW} = 10kHz$ ,  $2nF$ 负载

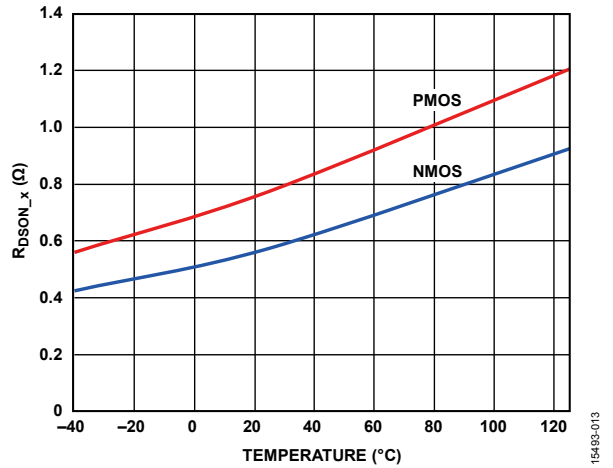


图13.  $R_{DS(on)_x}$ 与温度的关系

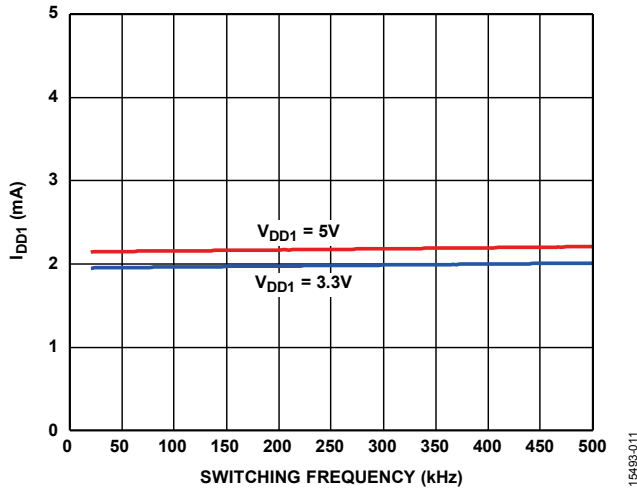


图11.  $I_{DD1}$ 与开关频率的关系

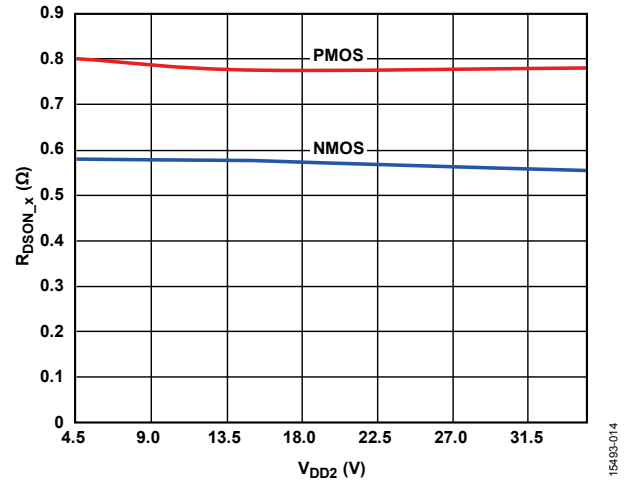


图14.  $R_{DS(on)_x}$ 与 $V_{DD2}$ 的关系

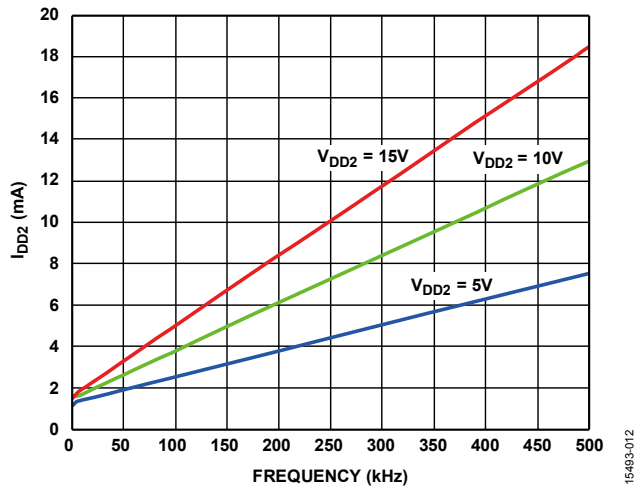


图12.  $I_{DD2}$ 与开关频率的关系,  $2nF$ 负载

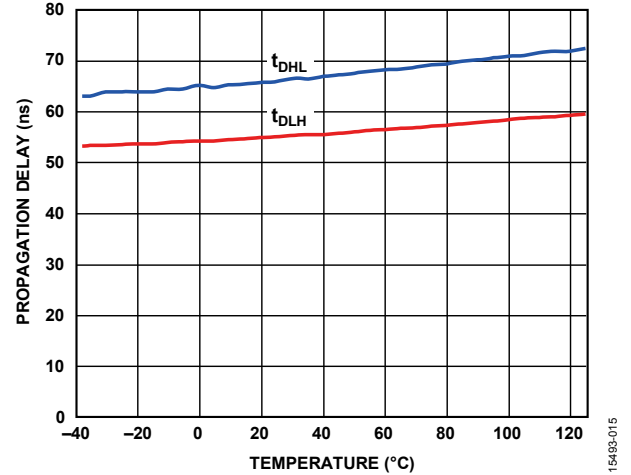


图15. ADuM4120传播延迟与温度的关系,  $2nF$ 负载

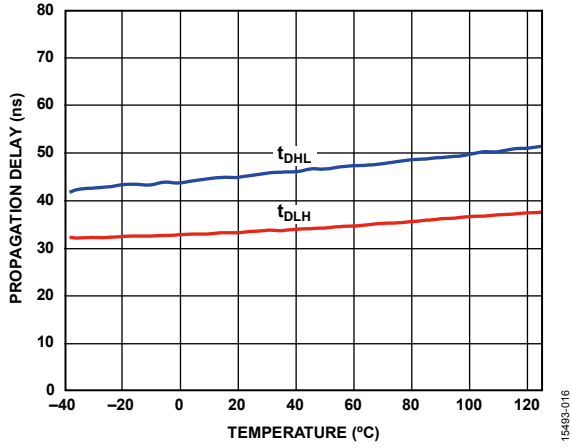


图16. ADuM4120-1传播延迟与温度的关系, 2 nF负载

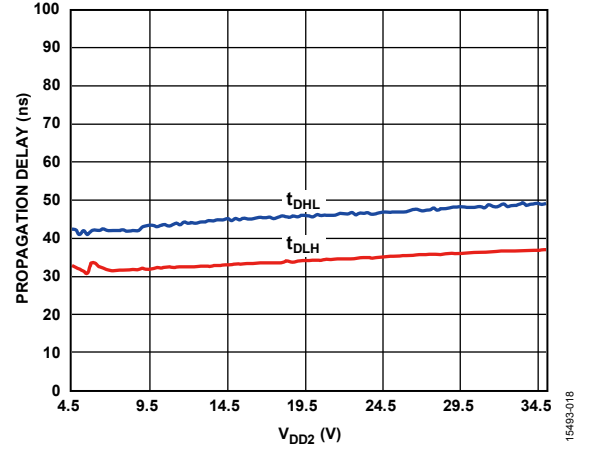


图18. ADuM4120-1传播延迟与V<sub>DD2</sub>的关系, 2 nF负载

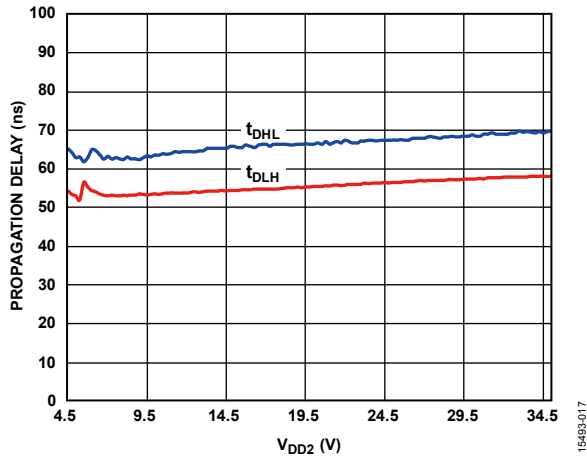


图17. ADuM4120传播延迟与V<sub>DD2</sub>的关系, 2 nF负载

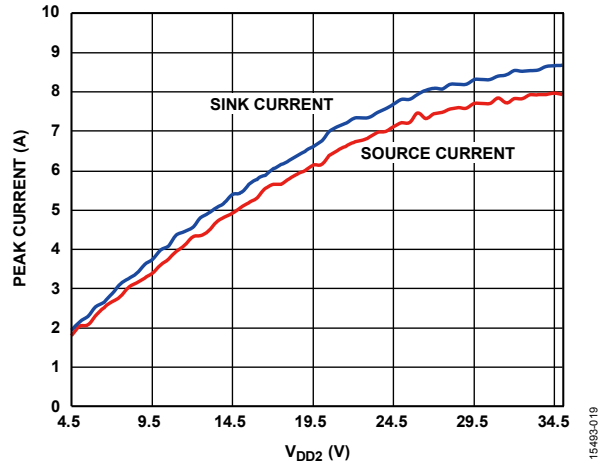


图19. 峰值电流与V<sub>DD2</sub>的关系, 2 Ω电阻

## 工作原理

在开关器件栅极需要快速上升时间的情况下, 必须使用栅极驱动器。大多数增强型功率器件的栅极信号以源极或发射极节点为基准。栅极驱动器必须能够跟随此源极或发射极节点, 因此, 在源极或发射极节点会摆动的拓扑 (如半桥) 中, 控制信号与栅极驱动器输出之间需要隔离。栅极开关时间与栅极驱动器的驱动强度有关。CMOS 输出之前的缓冲级可减少总延迟时间, 并提高驱动器的最终驱动强度。

ADuM4120/ADuM4120-1 使用由聚酰亚胺隔离的 iCoupler 芯片级变压器, 并利用高频载波把数据传输通过隔离带, 从而实现栅极驱动器控制侧与输出侧之间的隔离。

ADuM4120/ADuM4120-1 使用的编码方案是正逻辑开关控制 (OOK), 也就是载波频率的存在将高电平信号传输到 iCoupler 芯片级变压器线圈的另一侧。当栅极驱动器的输入侧未加电时, 正逻辑编码会确保输出为低电平信号。对于增强模式功率器件, 当在馈通状况可能存在的情况下进行驱动时, 低电平状态是最常见的安全状态。该架构实现了高共模瞬变抗扰度, 对电噪声和磁干扰也有很强的抑制能力。扩频 OOK 载波和其它技术 (如差分线圈布局) 将辐射噪声降至最小。图20说明了 ADuM4120/ADuM4120-1 所用的编码。

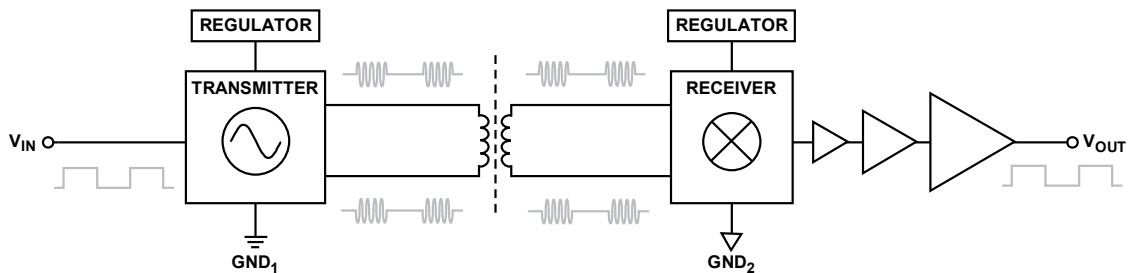


图20. OOK 编码操作框图

15493-120

## 应用信息

### PCB布局布线

ADuM4120/ADuM4120-1 数字隔离器不需要外部接口电路作为逻辑接口。输入和输出供电引脚需要电源旁路，如图 21 所示。使用电容值在 0.01  $\mu$ F 到 0.1  $\mu$ F 之间的小型陶瓷电容，以提供充分的高频旁路。在输出电源引脚  $V_{DD1}$  上，建议再增加一个 10  $\mu$ F 电容，以提供驱动 ADuM4120/ADuM4120-1 输出端栅极电容所需的电荷。应避免在输出电源引脚上和旁路电容上使用过孔，或者使用多个过孔来降低旁路电感值。较小电容的两端到输入或输出电源引脚的走线总长必须超过 20 mm。

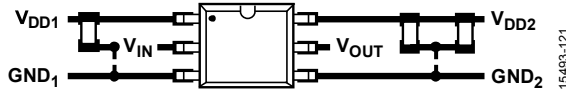


图21. 推荐PCB布局

### 传播延迟相关参数

传播延迟是衡量逻辑信号穿过器件所需时间的参数。到逻辑低电平输出的传播延迟可能不同于到逻辑高电平输出的传播延迟。ADuM4120/ADuM4120-1 指定  $t_{DLH}$  (参见图 22) 为上升输入高电平逻辑阈值  $V_{IH}$  到输出上升 10% 阈值的时间。同样，下降传播延迟  $t_{DHL}$  定义为输入下降逻辑低电平阈值  $V_{IL}$  到输出下降 90% 阈值的时间。上升和下降时间取决于负载条件，并且不包含在传播延迟中，这是栅极驱动器的工业标准。

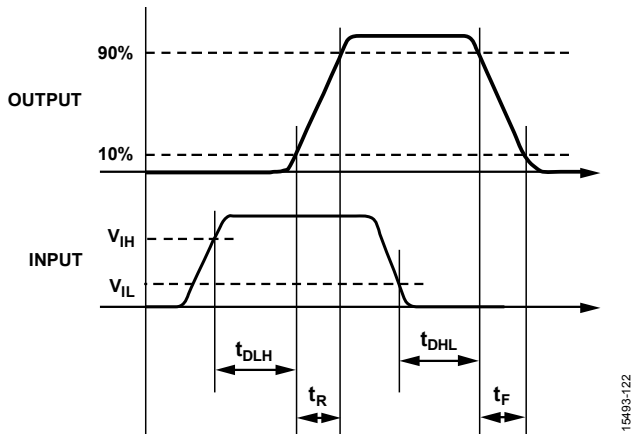


图22. 传播延迟参数

通道间匹配指单个 ADuM4120/ADuM4120-1 器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下工作的多个 ADuM4120/ADuM4120-1 器件的传播延迟之间的最大差异。

### 热限制和开关负载特性

对于隔离式栅极驱动器，在输入和输出电路之间进行必要的隔离需要在部件下方使用单一散热焊盘，因此主要通过封装引脚来散热。

如果器件内部结温 ( $\theta_{JA}$ ) 超过热关断阈值，输出就会变为低电平以保护器件。在推荐工作范围以外工作，不保证能达到表 1 所示的规格。

### 欠压闭锁(UVLO)

ADuM4120/ADuM4120-1 的原边和副边均有 UVLO 保护。如果原边或副边电压低于下降沿 UVLO，器件将输出低电平信号。在 ADuM4120/ADuM4120-1 上电到上升沿 UVLO 阈值以上之后，器件便能输出输入端出现的信号。UVLO 内置迟滞以抵消很小电压源纹波的影响。原边 UVLO 阈值对所有型号都相同。副边输出 UVLO 阈值的三个选项如表 11 所示。

表11. 型号选择列表

型号	毛刺滤波器	UVLO (V)
ADuM4120ARIZ	使能	4.4
ADuM4120BRIZ	使能	7.3
ADuM4120CRIZ	使能	11.3
ADuM4120-1ARIZ	禁用	4.4
ADuM4120-1BRIZ	禁用	7.3
ADuM4120-1CRIZ	禁用	11.3

## 输出负载特性

ADuM4120/ADuM4120-1 输出信号取决于输出负载(通常是 N 沟道 MOSFET)的特性。驱动器输出对于 N 沟道 MOSFET 负载的响应可以模拟为开关输出电阻( $R_{SW}$ )、PCB 走线的电感( $L_{TRACE}$ )、串联栅极电阻( $R_{GATE}$ )和源电容栅极( $C_{GS}$ )，如图 23 所示。

$R_{SW}$  为 ADuM4120/ADuM4120-1 内部驱动器输出的开关电阻, 约为  $1.5 \Omega$ 。 $R_{GATE}$  为 MOSFET 的固有栅极电阻加任意外部串联电阻。需要 4A 栅极驱动器的 MOSFET, 其典型固有栅极电阻约为  $1 \Omega$ , 栅极-源极电容  $C_{GS}$  介于  $2 \text{ nF}$  到  $10 \text{ nF}$  之间。 $L_{TRACE}$  为 PCB 走线的电感, 其典型值为  $5 \text{ nH}$ , 或者若采用精心布局, 从 ADuM4120/ADuM4120-1 输出端到 MOSFET 栅极具有短而宽的连接时, 这个值会更小。

以下公式定义了电阻/电感/电容(RLC)电路的 Q 因数, 表示 ADuM4120/ADuM4120-1 输出端如何响应阶跃变化。对于高阻尼输出而言, Q 小于 1。添加串联栅极电阻会抑制输出响应。

$$Q = \frac{1}{(R_{SW} + R_{GATE})} \times \sqrt{\frac{L_{TRACE}}{C_{GS}}}$$

在图 4 和图 6 中,  $15 \text{ V}$  输出的 ADuM4120/ADuM4120-1 输出波形显示对应  $2 \text{ nF}$  的  $C_{GS}$  值和  $5 \Omega$  电阻值。图 5 和图 7 中的输出响铃振荡对应  $C_{GS}$  为  $2 \text{ nF}$  且无外部电阻的情况, 计算得出的 Q 因数为 1.5; 为提供充分阻尼以防止过冲, Q 应小于 1。

通过添加串联栅极电阻可以减少输出响铃振荡, 从而抑制响应。对于负载为  $1 \text{ nF}$  或更小的应用, 建议添加一个数值约  $5 \Omega$  的串联栅极电阻。如图 23 所示,  $R_{GATE}$  为  $5 \Omega$ , 计算得到的 Q 因数约为 0.7, 阻尼良好。

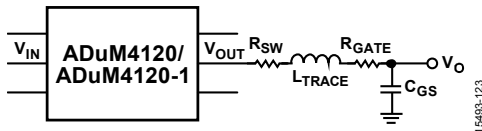


图23. N沟道MOSFET栅极的RLC模型

## 功耗

在MOSFET或IGBT栅极驱动期间,驱动器必定会产生功耗。此功耗相当大,如果不加以考虑,可能导致热关断(TSD)。IGBT栅极大致上可以仿真为一个容性负载。利用此值,通过下式可估算开关操作引起的系统总功耗  $P_{DISS}$ :

$$P_{DISS} = C_{EST} \times (V_{DD2} - GND_2)^2 \times fs$$

其中:

$$C_{EST} = C_{ISS} \times 5.$$

$fs$  为 IGBT 的开关频率。

内部栅极驱动器开关的内部导通电阻和外部栅极电阻( $R_{GON}$  和  $R_{GOFF}$ ) 共同产生此功耗。利用内部栅极电阻与总串联电阻的比值, 可以计算 ADuM4120/ADuM4120-1 芯片内的损耗。

$$P_{DISS\_ADuM4120/ADuM4120-1} = P_{DISS} \times 0.5 \left( \frac{R_{DSON\_P}}{(R_{GON} + R_{DSON\_P})} + \frac{R_{DSON\_N}}{(R_{GOFF} + R_{DSON\_N})} \right)$$

芯片内部的功耗乘以  $\theta_{JA}$ , 便可得出 ADuM4120/ADuM4120-1 比室温高出多少度。

$$T_{ADuM4120/ADuM4120-1} = \theta_{JA} \times P_{DISS\_ADuM4120} + T_A$$

为使器件不超出额定温度范围,  $T_{ADuM4120}$  不得超过  $125^\circ\text{C}$ 。如果  $T_{ADuM4120}$  超过 TSD 上升沿, 器件就会进入 TSD 状态, 输出保持低电平, 直到越过 TSD 下降沿为止。

## 直流正确性和磁场抗扰度

ADuM4120/ADuM4120-1 不受外部磁场的干扰。对 ADuM4120/ADuM4120-1 磁场抗扰度的限制是由变压器接收线圈中感应电压的状态决定的, 电压足够大就会错误地置位或复位解码器。下面的分析说明此误读情况发生的条件。检测 ADuM4120/ADuM4120-1 的  $2.3\text{V}$  工作条件是因为这是最易受干扰的工作模式。

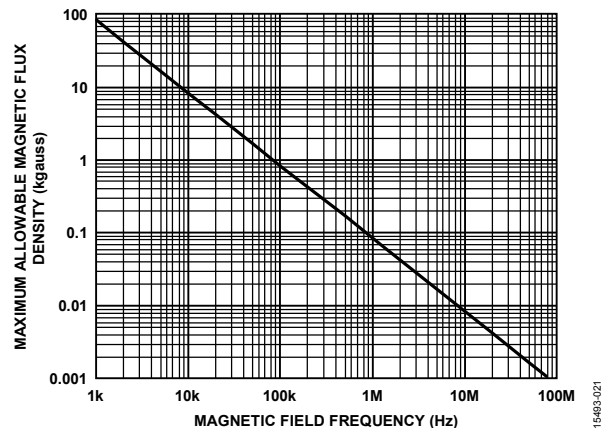


图24. 最大允许外部磁通密度

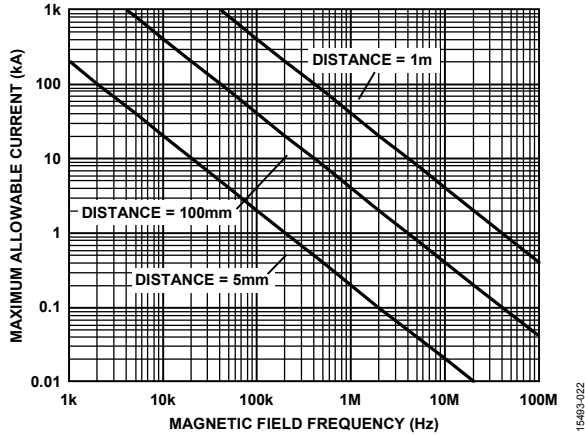


图25. 不同电流至ADuM4120/ADuM4120-1间距下的最大允许电流

### 隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。绝缘衰减率由施加于绝缘层的电压波形特性以及材料和材料界面决定。

绝缘衰减主要有两类：暴露于空气中的表面击穿和绝缘损耗。表面击穿是一种表面漏电起痕现象，是系统级标准中表面爬电距离要求的主要决定因素。绝缘损耗是一种绝缘材料内部的电荷注入或位移电流引起的长期绝缘性能下降的现象。

#### 表面漏电起痕

电气安全标准中定义了表面漏电起痕：根据工作电压、环境条件和绝缘材料属性设置的最小表面爬电距离。安全机构执行元器件的表面绝缘特性测试，允许在不同的材料组别中对元器件进行分类。较低的材料组额定值对表面跟踪抵抗力更强，因此能以较小的爬电距离提供足够长的寿命。给定工作电压和材料组别的最小爬电距离在各自的系统级标准中定义，且以隔离端的总电压有效值、污染等级和材料组别为依据。ADuM4120/ADuM4120-1 隔离器的材料组别和爬电距离如表 4 所示。

### 绝缘损耗

与损耗有关的绝缘寿命由其厚度、材料属性和所施加的电压应力确定。在应用的工作电压上验证产品具有充足的使用寿命很重要。隔离器内部损耗的工作电压和漏电起痕的工作电压可能有所不同。大部分标准指定了适用于跟踪的工作电压。

测试与建模显示，长期性能下降的主要原因是聚酰亚胺绝缘材料中的位移电流产生逐步的破坏。绝缘材料上的应力可细分为多种类型，比如：直流应力，它造成的损耗极少，因为无位移电流；以及随交流分量时间变化的电压应力，它会导致损耗。

认证文档中的额定值通常基于 60 Hz 正弦应力而给出，因为此应力反映了线路电压的隔离。然而，在很多实际应用中，隔离栅两端存在 60 Hz 交流和直流组合，如等式 1 所示。由于仅交流部分的应力会产生损耗，因此可求解该等式，算出交流电压有效值，如等式 2 所示。由于这些产品的绝缘损耗与所用的聚酰亚胺材料有关，因此通过交流电压有效值可确定产品寿命。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \tag{1}$$

或

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \tag{2}$$

其中：

$V_{RMS}$  为总工作电压有效值。

$V_{AC\ RMS}$  为工作电压的时间变化部分。

$V_{DC}$  为工作电压的直流失调。

#### 计算和参数使用示例

下述示例常见于电源转换应用中。假设隔离一侧的线路电压为 240 VAC RMS，并且隔离栅另一侧存在一个 400 VDC 总线电压，而且隔离材料为聚酰亚胺。为了获得确定器件爬电距离、电气间隙以及使用寿命的关键电压值，请参见图 26 以及下述等式。

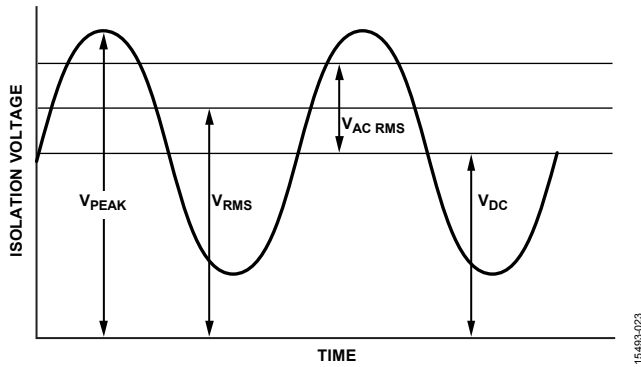


图26. 临界电压示例

从等式 1 可知，隔离栅上的工作电压为：

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2}$$

$$V_{RMS} = \sqrt{240^2 + 400^2}$$

$$V_{RMS} = 466\ \text{V rms}$$

查找系统标准要求的爬电距离时，此 466 V rms 工作电压与材料组和污染等级一同使用。

为了确定寿命是否足够长，可求解工作电压的时间变量部分。使用等式 2 获得交流电压有效值。

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$

$$V_{AC\ RMS} = \sqrt{466^2 - 400^2}$$

$$V_{AC\ RMS} = 240\ \text{V rms}$$

本例中，交流电压有效值等于 240 V rms 线路电压。波形不是正弦波时，此计算相关性更高。该交流波形的值与表 8 中预期寿命的工作电压限值进行比较，小于 60 Hz 的正弦波，因此完全位于 20 年工作寿命的限制范围内。

注意，按照 IEC 60664-1 标准的规定，表 8 中的直流工作电压限值由封装爬电距离确定。针对不同的系统级标准，该值可能有所不同。



外形尺寸

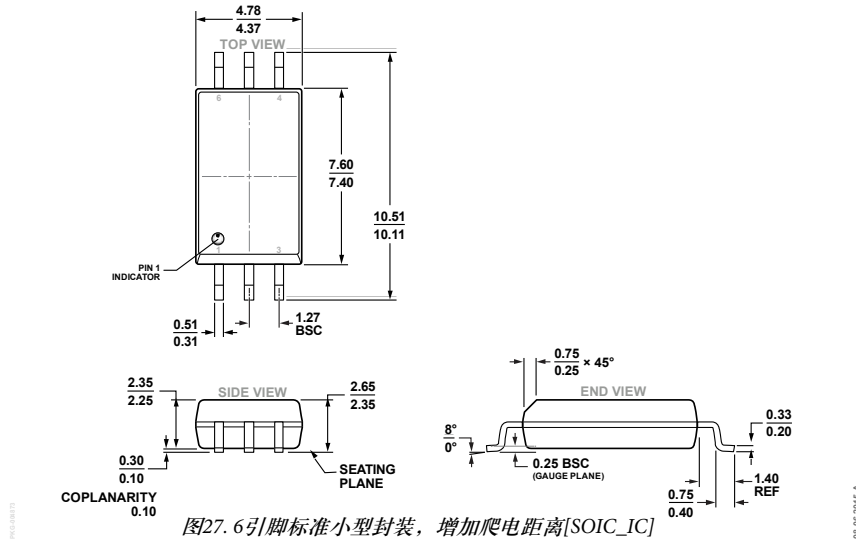


图27. 6引脚标准小型封装，增加爬电距离[SOIC\_IC]

宽体  
(RI-6-1)  
尺寸单位: mm

订购指南

型号 <sup>1</sup>	通道数	输出峰值 电流(A)	最小输出 电压(V)	毛刺滤波器	温度范围	封装描述	封装选项
ADuM4120ARIZ	1	2	4.4	是	-40°C至+125°C	6引脚宽体SOIC_IC	RI-6-1
ADuM4120ARIZ-RL	1	2	4.4	是	-40°C至+125°C	6引脚宽体SOIC_IC, 13"卷带和卷盘	RI-6-1
ADuM4120BRIZ	1	2	7.3	是	-40°C至+125°C	6引脚宽体SOIC_IC	RI-6-1
ADuM4120BRIZ-RL	1	2	7.3	是	-40°C至+125°C	6引脚宽体SOIC_IC, 13"卷带和卷盘	RI-6-1
ADuM4120CRIZ	1	2	11.3	是	-40°C至+125°C	6引脚宽体SOIC_IC	RI-6-1
ADuM4120CRIZ-RL	1	2	11.3	是	-40°C至+125°C	6引脚宽体SOIC_IC, 13"卷带和卷盘	RI-6-1
ADuM4120-1ARIZ	1	2	4.4	否	-40°C至+125°C	6引脚宽体SOIC_IC	RI-6-1
ADuM4120-1ARIZ-RL	1	2	4.4	否	-40°C至+125°C	6引脚宽体SOIC_IC, 13"卷带和卷盘	RI-6-1
ADuM4120-1BRIZ	1	2	7.3	否	-40°C至+125°C	6引脚宽体SOIC_IC	RI-6-1
ADuM4120-1BRIZ-RL	1	2	7.3	否	-40°C至+125°C	6引脚宽体SOIC_IC, 13"卷带和卷盘	RI-6-1
ADuM4120-1CRIZ	1	2	11.3	否	-40°C至+125°C	6引脚宽体SOIC_IC	RI-6-1
ADuM4120-1CRIZ-RL	1	2	11.3	否	-40°C至+125°C	6引脚宽体SOIC_IC, 13"卷带和卷盘	RI-6-1
EVAL-ADuM4120EBZ						评估板	
EVAL-ADuM4120-1EBZ						评估板	

<sup>1</sup>Z = 符合RoHS标准的器件。