

8位串行输入/串行或并行输出移位锁存具有三态输出寄存器

产品简介：

74HC595是高速硅栅CMOS器件,接脚兼容低功耗肖特基TTL电路(LSTTL)

。它符合JEDEC标准no.7A.由八段带有存储寄存器和三态输出的串行移位寄存器组成。而移位寄存器和存储寄存器拥有分开的时钟。数据在移位时钟SH_CP的上升沿到来时进行移位传输,而在存储时钟ST_CP的上升沿到来时由移位寄存器传输到存储寄存器。如果把两个时钟接在一起,那么移位寄存器上的数据总是比存储寄存器提前一个时钟脉冲的时间.移位寄存器有一个串行输入端(DS)和一个作为级联的串行输出端(Q7'),同时拥有一个异步的复位端(低电平有效)。存储寄存器有八位并行的带有三态输出的总线驱动输出端,当输出使能端(OE)为低电平时,输出端为正常输出,反之,OE为高电平时,输出为高阻关闭状态。

产品特点：

- 八位串行输入
- 八位串行或并行输出
- 100MHz(典型值)的移位输出频率ESD保护功能
- 拥有三态输出的存储寄存器带有直接清零的移位寄存器

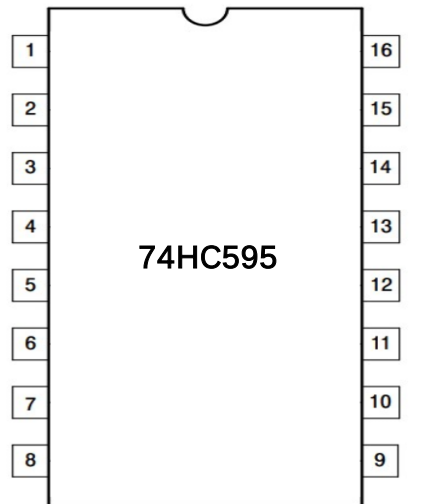
产品应用：

- 串并转换
- 遥控保持记忆装置

极限参数

参数	符号	测试条件	最小值	最大值	单位
电源电压	V _{CC}		-0.5	7	V
输入二极管电流	I _{IK}	V _I < -0.5V 或者 V _I > V _{CC} + 0.5V	-	±20	mA
输出二极管电流	I _{OK}	V _O < -0.5V 或者 V _O > V _{CC} + 0.5V	-	±20	mA
输出灌电流或拉电流	I _O	-0.5V < V _O < V _{CC} + 0.5V			
		Q' 标准输出	-	±25	mA
		Q0~Q7 总线驱动输出	-	±35	mA
V _{CC} , GND 电流	I _{CC} , I _{GND}		-	±70	mA
存储温度	T _{stg}		-65	150	°C
功耗	P _{tot}	T _{amb} = -40 to 125°C	-	500	mW

封装形式和管脚定义：



DIP/SOP16

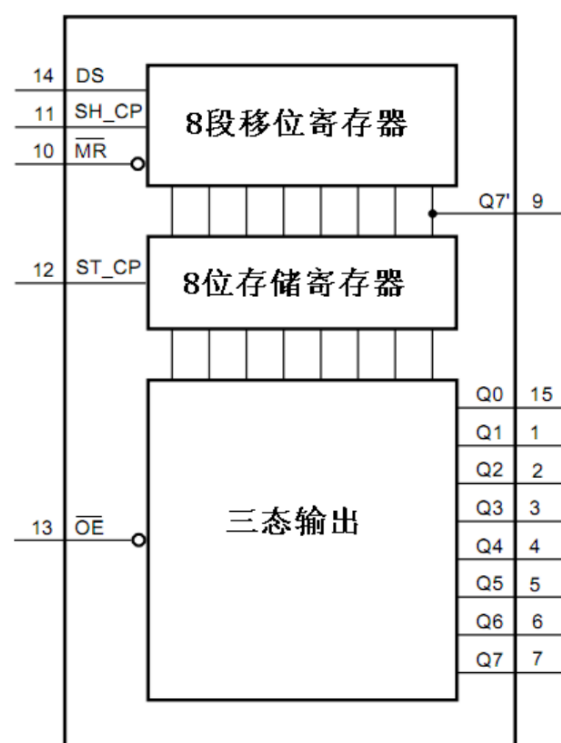
引脚	符号	功能
1	Q1	并行输出端
2	Q2	并行输出端
3	Q3	并行输出端
4	Q4	并行输出端
5	Q5	并行输出端
6	Q6	并行输出端
7	Q7	并行输出端
8	GND	接地 (0V)
9	Q7'	串行输出端
10	$\overline{\text{MR}}$	主复位 (低电平有效)
11	SH_CP	移位寄存器时钟输入端
12	ST_CP	存储寄存器时钟输入端
13	$\overline{\text{OE}}$	输出使能端 (低电平有效)
14	DS	串行输入端
15	Q0	并行输出端
16	Vcc	电源

功能表

输入					输出		功能
SH_CP	ST_CP	$\overline{OE}$	$\overline{MR}$	DS	Q7'	Qn	
x	x	L	L	x	L	n.c	$\overline{MR}$ 为低电平时仅使移位寄存器复位
x	↑	L	L	x	L	L	移位寄存器把空值传到存储寄存器
x	x	H	L	x	L	Z	移位寄存器清零;并行输出端处于高阻关闭状态
↑	x	L	H	H	Q6'	n.c	逻辑高电平由输入传输到第0段移位寄存器;所有移位寄存器的数据在移位时钟作用下依次后传
x	↑	L	H	x	n.c,	Qn'	所有移位寄存器的数据在存储时钟的作用下传输到对应的存储寄存器中
↑	↑	L	H	x	Q6'	Qn'	移位寄存器依次后传;同时移位寄存器把前一个状态传输到对应的存储寄存器和输出

注: H=高电平 L=低电平 ↓下降沿 ↑上升沿 Z=高阻关闭状态 n.c.=无变化 X=无关量

功能图



图三 功能图

逻辑图

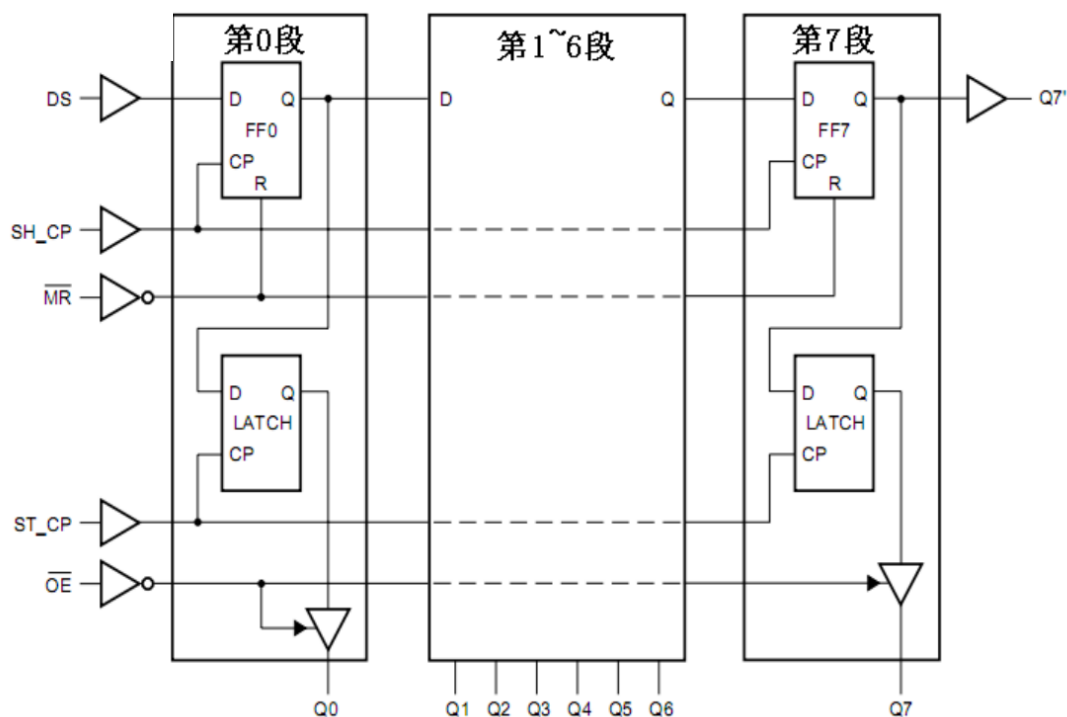


图4 逻辑图

时序图

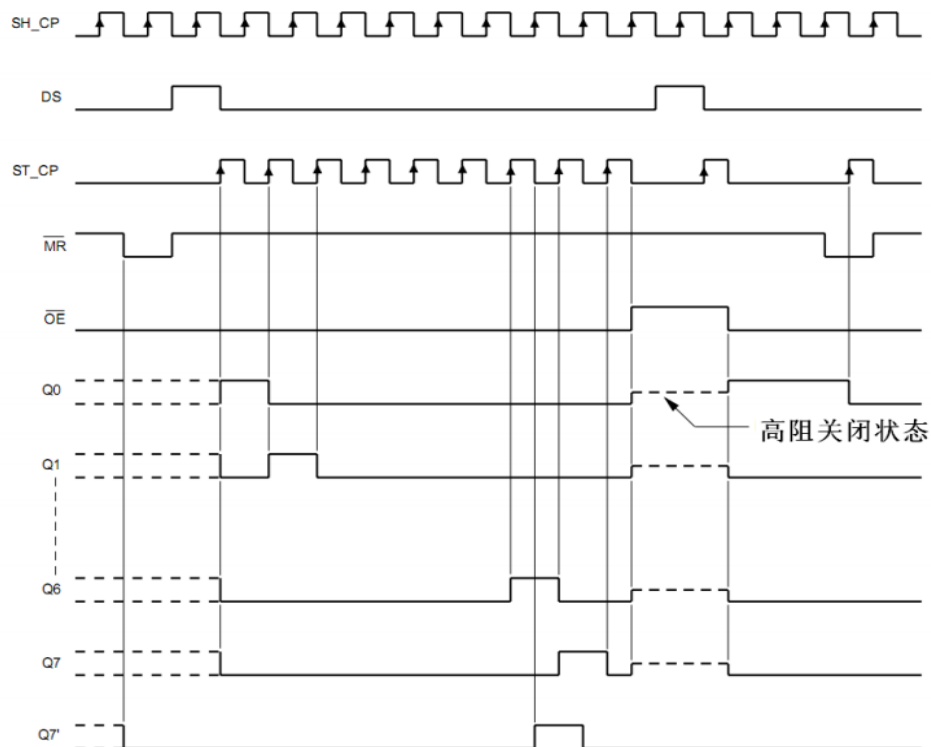


图5 时序图

直流参数 (环境温度:-40~+125 ;所有的典型值都是在25 下测试)

参数	符号	测试条件		最小值	典型值	最大值	单位
		条件	V _{cc} (V)				
高电平输入电压	V _{IH}		2	1.5	1.2	-	V
			4.5	3.15	2.4	-	V
			6	4.2	3.2	-	V
低电平输入电压	V _{IL}		2	-	0.8	0.5	V
			4.5	-	2.1	1.35	V
			6	-	2.8	1.8	V
高电平输出电压	V _{OH}	VI=V _{IH} 或V _{IL}					
		所有输出端 I _o =-20uA	2	1.9	2	-	V
			4.5	4.4	4.5	-	V
			6	5.9	6	-	V
		Q7'标准输出端 I _o =-4.0mA I _o =-5.2mA	4.5	3.84	4.32	-	V
			6	5.34	5.81	-	V
		Qn总线驱动输出 I _o =-6.0mA I _o =-7.8mA	4.5	3.84	4.32	-	V
			6	5.34	5.81	-	V
低电平输出电压	V _{OL}	VI=V _{IH} 或V _{IL}					
		所有输出端 I _o =-20uA	2	-	0	0.1	V
			4.5	-	0	0.1	V
			6	-	0	0.1	V
		Q7'标准输出端 I _o =-4.0mA I _o =-5.2mA	4.5	-	0.15	0.33	V
			6	-	0.16	0.33	V
		Qn总线驱动输出 I _o =-6.0mA I _o =-7.8mA	4.5	-	0.16	0.33	V
			6	-	0.16	0.33	V
输入峰值电流	I _{LI}	VI=V _{cc} 或GND	6	-	-	±1	uA
三态输出高阻态电流	I _{oz}	VI=V _{IH} 或V _{IL} Vo=V _{cc} 或GND	6	-	-	±5	uA
静态电源电流	I _{cc}	VI=V _{cc} 或GND I _o =0	6	-	-	80	uA

环境温度:-40 ~ +125

参数	符号	测试条件		最小值	典型值	最大值	单位
		条件	V _{CC} (V)				
高电平输入电压	V _{IH}		2	1.5	-	-	V
			4.5	3.15	-	-	V
			6	4.2	-	-	V
低电平输入电压	V _{IL}		2	-	-	0.5	V
			4.5	-	-	1.35	V
			6	-	-	1.8	V
高电平输出电压	V _{OH}	VI=V _{IH} 或V _{IL}					
		所有输出端 I _O =-20uA	2	1.9	-	-	V
			4.5	4.4	-	-	V
			6	5.9	-	-	V
		Q7'标准输出端 I _O =-4.0mA I _O =-5.2mA	4.5	3.7	-	-	V
			6	5.2	-	-	V
		Qn总线驱动输出 I _O =-6.0mA I _O =-7.8mA	4.5	3.7	-	-	V
			6	5.2	-	-	V
低电平输出电压	V _{OL}	VI=V _{IH} 或V _{IL}					
		所有输出端 I _O =-20uA	4.5	-	-	0.1	V
		Q7'标准输出端 I _O =-4.0mA	4.5	-	-	0.4	V
		Qn总线驱动输出 I _O =-6.0mA	4.5	-	-	0.4	V
输入峰值电流	I _{LI}	VI=V _{CC} 或GND	5.5	-	-	±1	uA
三态输出高阻态电流	I _{OZ}	VI=V _{IH} 或V _{IL} Vo=V _{CC} 或GND	5.5	-	-	±10	uA
静态电源电流	I _{CC}	VI=V _{CC} 或GND I _O =0	5.5	-	-	160	uA

交流参数 (GND=0V; tr-tf=6ns; CL=50Pf)

环境温度：25

参数	符号	测试条件		最小值	典型值	最大值	单位
		波形	Vcc (V)				
SH_CP到Q7'的传输延迟时间	tPHL/tPLH	见图六	2	-	52	160	ns
			4.5	-	19	32	ns
			6	-	15	27	ns
ST_CP到Qn的传输延迟时间		见图七	2	-	55	175	ns
			4,5	-	20	35	ns
			6	-	16	30	ns
$\overline{\text{MR}}$ 到Q7' 的传输延迟时间	tPHL	见图九	2	-	47	175	ns
			4.5	-	17	35	ns
			6	-	14	30	ns
$\overline{\text{OE}}$ 使Qn端由高阻态到使能输出时间	tPZH/tPZL	见图十	2	-	47	30	ns
			4.5	-	17	150	ns
			6	-	14	30	ns
$\overline{\text{OE}}$ 使Qn端由使能输出到高阻态时间	tPHZ/tPLZ	见图十	2	-	41	26	ns
			4.5	-	15	150	ns
			6	-	12	30	ns
移位时钟脉冲宽度(高电平或低电平)	tW	见图六	2	75	17	26	ns
			4.5	15	6	-	ns
			6	13	5	-	ns
存储时钟脉冲宽度(高电平或低电平)		见图七	2	75	11	-	ns
			4.5	15	4	-	ns
			6	13	3	-	ns
主复位脉冲宽度(低电平)		见图九	2	75	17	-	ns
			4.5	15	6	-	ns
			6	13	5	-	ns
DS到SH_CP的建立时间	tsu	见图八	2	50	11	-	ns
			4.5	10	4	-	ns
			6	9	3	-	ns
SH_CP到ST_CP的建立时间		见图七	2	75	22	-	ns
			4.5	15	8	-	ns
			6	13	7	-	ns
DS到SH_CP的保持时间	th	见图八	2	3	-6	-	ns
			4.5	3	-2	-	ns
			6	3	-2	-	ns
$\overline{\text{MR}}$ 使SH_CP复位的时间	trem	见图九	2	50	-19	-	ns
			4.5	10	-7	-	ns
			6	9	-6	-	ns
SH_CP或ST_CP的最小时钟脉宽	fmax	见图六、七	2	9	30	-	MHZ
			4.5	30	91	-	MHZ
			6	35	108	-	MHZ

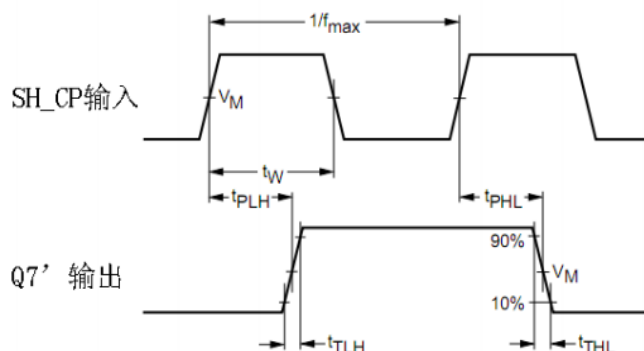
环境温度：-40 ~85

参数	符号	测试条件		最小值	典型值	最大值	单位
		波形	Vcc (V)				
SH_CP到Q7'的传输延迟时间	tPHL/tPLH	见图六	2	-	-	200	ns
			4.5	-	-	40	ns
			6	-	-	34	ns
ST_CP到Qn的传输延迟时间		见图七	2	-	-	220	ns
			4,5	-	-	44	ns
			6	-	-	37	ns
MR到Q7' 的传输延迟时间	tPHL	见图九	2	-	-	220	ns
			4.5	-	-	44	ns
			6	-	-	37	ns
$\overline{OE}$ 使Qn端由高阻态到使能输出时间	tPZH/tPZL	见图十	2	-	-	190	ns
			4.5	-	-	38	ns
			6	-	-	33	ns
$\overline{OE}$ 使Qn端由使能输出到高阻态时间	tPHZ/tPLZ	见图十	2	-	-	190	ns
			4.5	-	-	38	ns
			6	-	-	33	ns
移位时钟脉冲宽度(高电平或低电平)	tW	见图六	2	95	-	-	ns
			4.5	19	-	-	ns
			6	16	-	-	ns
存储时钟脉冲宽度(高电平或低电平)		见图七	2	95	-	-	ns
			4.5	19	-	-	ns
			6	16	-	-	ns
主复位脉冲宽度(低电平)		见图九	2	95	-	-	ns
			4.5	19	-	-	ns
			6	16	-	-	ns
DS到SH_CP的建立时间	tsu	见图八	2	65	-	-	ns
			4.5	13	-	-	ns
			6	11	-	-	ns
SH_CP到ST_CP的建立时间		见图七	2	95	-	-	ns
			4.5	19	-	-	ns
			6	16	-	-	ns
DS到SH_CP的保持时间	th	见图八	2	3	-	-	ns
			4.5	3	-	-	ns
			6	3	-	-	ns
$\overline{MR}$ 使SH_CP复位的时间	trem	见图九	2	65	-	-	ns
			4.5	13	-	-	ns
			6	11	-	-	ns
SH_CP或ST_CP的最小时钟脉宽	fmax	见图六、七	2	4.8	-	-	MHZ
			4.5	24	-	-	MHZ
			6	28	-	-	MHZ

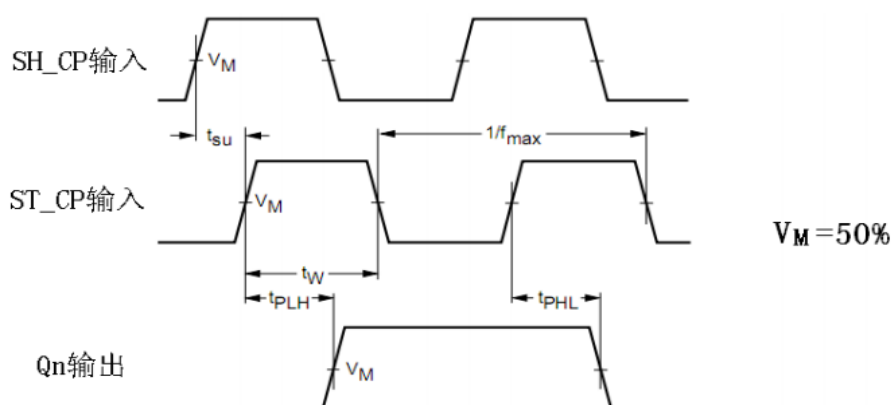
环境温度：-40 ~125

参数	符号	测试条件		最小值	典型值	最大值	单位
		波形	Vcc (V)				
SH_CP到Q7'的传输延迟时间	tPHL/tPLH	见图六	2	-	-	240	ns
			4.5	-	-	48	ns
			6	-	-	41	ns
ST_CP到Qn的传输延迟时间		见图七	2	-	-	265	ns
			4,5	-	-	53	ns
			6	-	-	45	ns
$\overline{\text{MR}}$ 到Q7' 的传输延迟时间	tPHL	见图九	2	-	-	265	ns
			4.5	-	-	53	ns
			6	-	-	45	ns
$\overline{\text{OE}}$ 使Qn端由高阻态到使能输出时间	tPZH/tPZL	见图十	2	-	-	225	ns
			4.5	-	-	45	ns
			6	-	-	35	ns
$\overline{\text{OE}}$ 使Qn端由使能输出到高阻态时间	tPHZ/tPLZ	见图十	2	-	-	225	ns
			4.5	-	-	45	ns
			6	-	-	35	ns
移位时钟脉冲宽度(高电平或低电平)	tW	见图六	2	110	-	-	ns
			4.5	22	-	-	ns
			6	19	-	-	ns
存储时钟脉冲宽度(高电平或低电平)		见图七	2	110	-	-	ns
			4.5	22	-	-	ns
			6	19	-	-	ns
主复位脉冲宽度(低电平)		见图九	2	110	-	-	ns
			4.5	22	-	-	ns
			6	19	-	-	ns
DS到SH_CP的建立时间	tsu	见图八	2	75	-	-	ns
			4.5	15	-	-	ns
			6	13	-	-	ns
SH_CP到ST_CP的建立时间		见图七	2	110	-	-	ns
			4.5	22	-	-	ns
			6	19	-	-	ns
DS到SH_CP的保持时间	th	见图八	2	3	-	-	ns
			4.5	3	-	-	ns
			6	3	-	-	ns
$\overline{\text{MR}}$ 使SH_CP复位的时间	trem	见图九	2	75	-	-	ns
			4.5	15	-	-	ns
			6	13	-	-	ns
SH_CP或ST_CP的最小时钟脉宽	fmax	见图六、七	2	4	-	-	MHZ
			4.5	20	-	-	MHZ
			6	24	-	-	MHZ

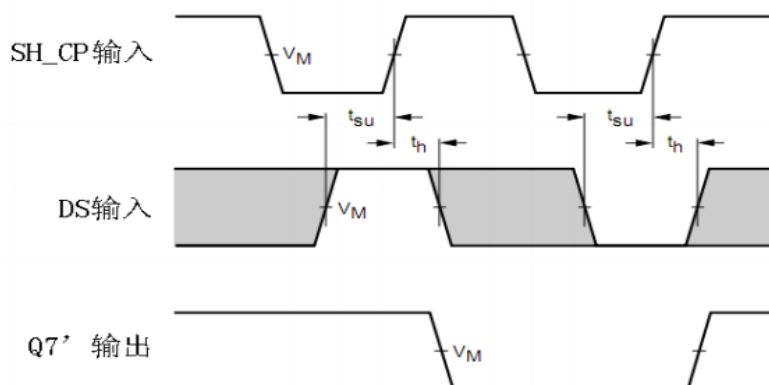
交流波形



图六:上图显示移位时钟(SH_CP)到输出(Q7')的传输延迟时间、移位时钟脉冲宽度和最大移位时钟频率

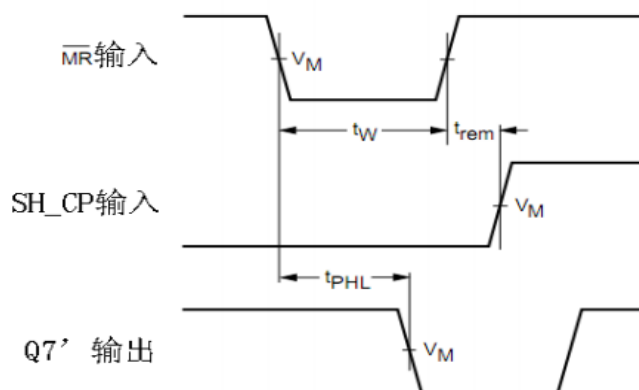


图七:上图显示存储时钟(ST_CP)到输出 (Qn) 的传输延迟时间、存储时钟脉冲宽度和移位时钟到存储时钟的建立时间

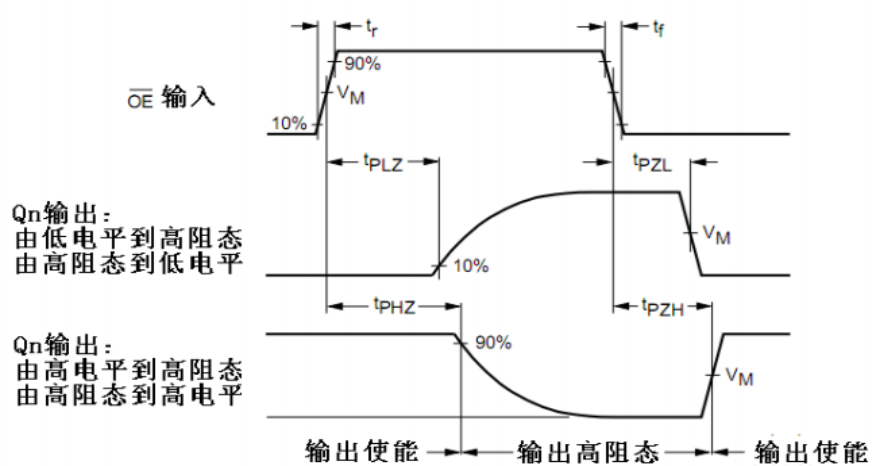


图八:上图显示DS输入的建立和保持时间

注：阴影部分表示此时的输入信号对输出是没有影响的.



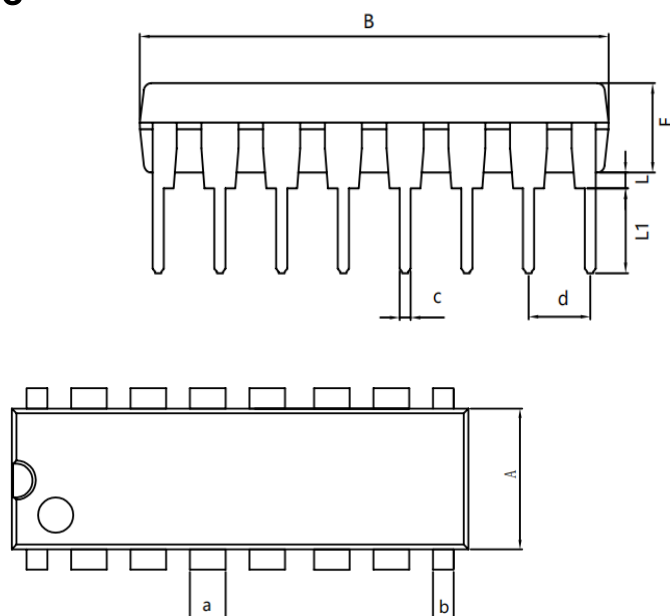
图九:上图显示的是主复位 ($\overline{MR}$) 脉冲宽度、主复位到输出 ($Q7'$) 的传输延迟时间和主复位到移位时钟(SH_CP)的复位时间



图十:上图显示三态输出随输出使能端的变化时间

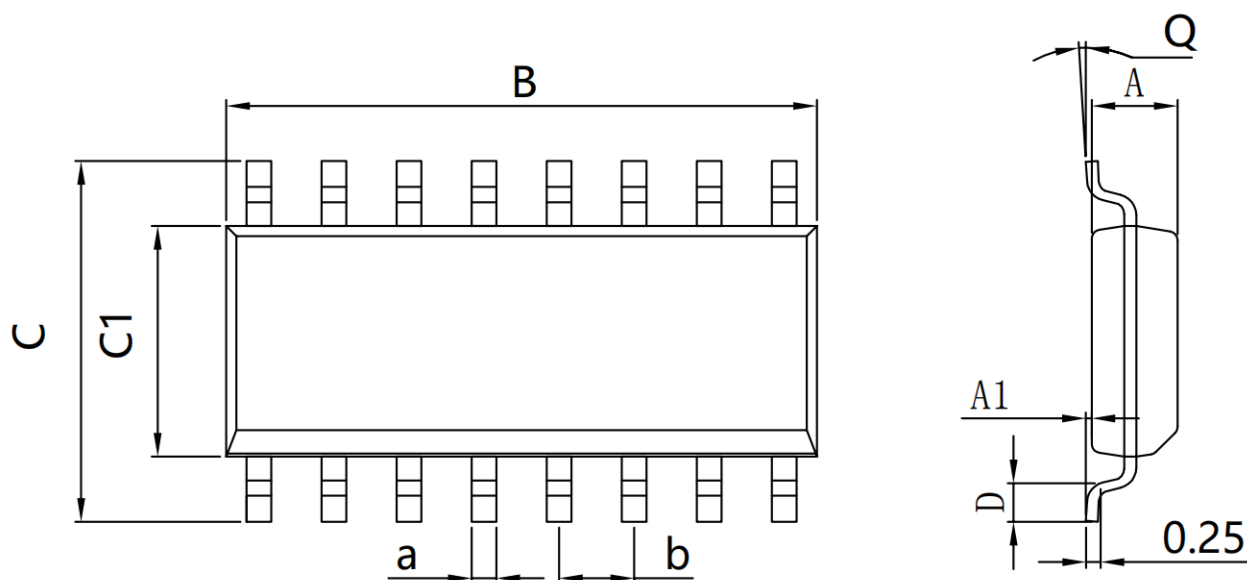
封装外型尺寸

DIP16



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	6.100	6.680	L	0.500	0.800
B	18.940	19.560	a	1.524 TYP	
D	8.200	9.200	b	0.889 TYP	
D1	7.42	7.820	c	0.457 TYP	
E	3.100	3.550	d	2.540 TYP	
L	0.500	0.800			

SOP16



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	1.225	1.570	D	0.400	0.950
A1	0.100	0.250	Q	0°	8°
B	9.800	10.00	a	0.420 TYP	
C	5.800	6.250	b	1.270 TYP	
C1	3.800	4.000			